

学校编码: 10384

学号: 19820101152831

分类号__密级__

UDC__

厦 门 大 学

硕 士 学 位 论 文

Si 基半导体-金属纳米晶制备及电荷存储性能研究

Growth and charge storage properties of
semiconductor-metal nanocrystals on Si Substrates

唐锐钊

指导教师姓名: 赖虹凯副教授

专 业 名 称: 凝聚态物理

论文提交日期: 2013 年 05 月

论文答辩时间: 2013 年 月

学位授予日期: 2013 年 月

答辩委员会主席: _____

评 阅 人: _____

2013 年 05 月

厦门大学学位论文原创性声明

本人呈交的学位论文是本人在导师指导下,独立完成的研究成果。本人在论文写作中参考其他个人或集体已经发表的研究成果,均在文中以适当方式明确标明,并符合法律规范和《厦门大学研究生学术活动规范(试行)》。

另外,该学位论文为()课题(组)的研究成果,获得()课题(组)经费或实验室的资助,在()实验室完成。(请在以上括号内填写课题或课题组负责人或实验室名称,未有此项声明内容的,可以不作特别声明。)

声明人(签名):

年 月 日

厦门大学学位论文著作权使用声明

本人同意厦门大学根据《中华人民共和国学位条例暂行实施办法》等规定保留和使用此学位论文，并向主管部门或其指定机构送交学位论文（包括纸质版和电子版），允许学位论文进入厦门大学图书馆及其数据库被查阅、借阅。本人同意厦门大学将学位论文加入全国博士、硕士学位论文共建单位数据库进行检索，将学位论文的标题和摘要汇编出版，采用影印、缩印或者其它方式合理复制学位论文。

本学位论文属于：

（ ） 1. 经厦门大学保密委员会审查核定的保密学位论文，
于 年 月 日解密，解密后适用上述授权。

（ ） 2. 不保密，适用上述授权。

（请在以上相应括号内打“√”或填上相应内容。保密学位论文应是已经厦门大学保密委员会审定过的学位论文，未经厦门大学保密委员会审定的学位论文均为公开学位论文。此声明栏不填写的，默认为公开学位论文，均适用上述授权。）

声明人（签名）：

年 月

厦门大学博硕士论文摘要库

摘 要

纳米晶浮栅非挥发性存储器具有单位面积小，集成密度大，编程电压低，编程速度快，低功耗，与现存硅技术兼容等等优点；有望取代传统浮栅非挥发性存储器成为主流的 Flash 产品。因此研究制备纳米晶浮栅存储器，提高器件性能有重要意义。本论文通过优化纳米晶和氧化层的质量，制备出低功耗纳米晶浮栅存储器，为纳米晶浮栅存储器的应用打下基础。

本文首先在 Si 衬底上制备了 GeSi 量子点和 Au 纳米晶，对不同尺寸 Au 纳米晶的电荷存储性能进行研究；优化控制氧化层 HfO_2 的质量，提升了 Au 纳米晶浮栅存储器的电荷存储性能，最后制备低功耗 Au 纳米晶浮栅存储器。本论文的主要工作和成果如下：

- 1、采用阳极氧化的方法，结合超高真空环境下热退火处理，制备了高密度，小尺寸的 Si 纳米图形衬底；基于制备的 Si 纳米图形衬底，在 500°C 生长温度下，生长出尺寸均匀，高密度的高 Ge 组分 GeSi 量子点；对图形诱导量子点生长机理进行研究，发现存在应力诱导的自限制效应。
- 2、采用金属薄膜凝结法，在 Si 衬底上制备了不同尺寸 Au 纳米晶，并对不同尺寸 Au 纳米晶的电荷存储性能进行研究；发现：纳米晶的电荷存储性能不仅受纳米晶密度和尺寸的影响，同时也受纳米晶间距的影响，结果显示间距最大的 Au 纳米晶具有最大的电荷存储性能。
- 3、研究了 Au 纳米晶浮栅存储器的 C-V 特性，器件表现为空穴存储，而电子不存储。对比分析发现：这与控制氧化层 HfO_2 中氧空位有关；采用氧气环境下退火 HfO_2 ，有效减少 HfO_2 中的氧空位后的 Au 纳米晶浮栅存储器，有效减少了氧缺陷能级辅助的电子隧穿，提升了器件性能。
- 4、制备了 $\text{Al}/\text{TaN}/\text{HfO}_2/\text{Au NCs}/\text{SiO}_2/\text{Si}$ 纳米晶浮栅存储器和 $\text{Al}/\text{TaN}/\text{HfO}_2/\text{Au NCs}/\text{HfO}_2/\text{Si}$ 纳米晶浮栅存储器。结果显示： $\text{Al}/\text{TaN}/\text{HfO}_2/\text{Au NCs}/\text{SiO}_2/\text{Si}$ 纳米晶浮栅存储器在 $\pm 2\text{V}$ 的扫描电压下，出现 1V 的存储窗口。同时器件在编程电压为 $\pm 2\text{V}$ 时，具有较快的编程速度。器件经过 10^4s ，电荷泄露达 35%，此后电荷泄露停止，器件表现出良好的保持特性。 $\text{Al}/\text{TaN}/\text{HfO}_2/\text{Au NCs}/\text{HfO}_2/\text{Si}$ 纳米晶浮栅存储器， $\pm 7\text{V}$ 扫描电压下，器件存储窗口达到 3.45V ，同时在 $\pm 5\text{V}$ 和 $\pm 7\text{V}$ 的操作电压下能实现有效的编程，器件表现出较好的电荷

保存特性。

关键词：Si 纳米图形衬底；GeSi 量子点；Au 纳米晶；电荷存储，低功耗，纳米晶浮栅存储器。

厦门大学博硕士论文摘要库

Abstract

Nanocrystal floating gate non-volatile memory is one of the candidates to replace the traditional floating gate non-volatile memory as mainstream flash products due to the advantages of small unit area, high integration density, low operating voltages, fast write/erase speeds, low-power, and its compatible with Si technology. Therefore, it is important to study of Nanocrystal floating gate non-volatile memory and improve the performance. In this thesis, the low-power nanocrystal floating gate non-volatile memory were fabricated by optimizing the quality of nanocrystals and the oxide layer, which may be benefit for the application of nanocrystal floating gate memory. The GeSi quantum dots and Au nanocrystal were fabricated on Si substrate; the charge storage properties of Au nanocrystals with different size was studied; the performance of Au nanocrystal floating gate memory was improved by optimizing the quality of HfO_2 ; finally, the low-power Au nanocrystal floating gate memory were prepared. The main works are summarized as follows:

1. The pre-patterned Si substrate with the high density and ultra-scaled nanotip was fabricated by the method of anodic oxidation and thermal annealing under ultra-high vacuum environment. The uniform size and high density of GeSi quantum with the high Ge concentration was fabricated on the pre-patterned Si substrate under 500 °C growth temperature, the growth mechanism was investigated and found that the presence of stress-induced self-limiting effect.

2. Au nanocrystals with different size were fabricated on Si substrate, the charge storage properties of Au nanocrystals with different size was studied. Results show that the charge storage performance are affected not only by nanocrystal size and density, but also nanocrystal spacing. Au nanocrystal with the maximum spacing have the best charge storage performance.

3. C-V characteristics of Au nanocrystal floating gate memory were measured and analyzed. The results show that the main storage is holes, but the electron trapping is seldom; which is due to the oxygen deficiency within the HfO_2 layer through comparative analysis. The oxygen deficiency can be reduced effectively by

annealing HfO_2 in O_2 ambient. The Au nanocrystal floating gate memory with the annealed HfO_2 shows the effective suppression of the unwanted electron tunneling which is supported by the oxygen vacancy related levels, and improve the charge storage.

4. The structure of $\text{Al/TaN/HfO}_2/\text{Au NCs/SiO}_2/\text{Si}$ and $\text{Al/TaN/HfO}_2/\text{Au NCs/HfO}_2/\text{Si}$ were fabricated; the device of $\text{Al/TaN/HfO}_2/\text{Au NCs/SiO}_2/\text{Si}$ shows 1V memory window at an applied sweeping voltage of $\pm 2\text{V}$, fast write/erase speeds under $\pm 2\text{V}$ operating voltage. Retention tests show a loss 35% after 10^4 , after that stop leakage; shows a good retention ability. $\text{Al/TaN/HfO}_2/\text{Au NCs/HfO}_2/\text{Si}$ shows 3.45V memory window at an applied sweeping voltage of $\pm 7\text{V}$, fast write/erase under $\pm 5\text{V}$ and $\pm 7\text{V}$ operating voltage, and shows a relatively good retention ability.

Keywords: pre-patterned Si substrate; GeSi quantum dots; Au nanocrystals; charge storage, low-power, nanocrystal floating gate memory.

目 录

第 1 章 绪 论.....	1
1.1 引言.....	1
1.2 纳米晶浮栅存储器研究进展	2
1.2.1 器件工作原理和可靠性	2
1.2.2 半导体纳米晶浮栅存储器的研究进展	5
1.2.3 金属纳米晶浮栅存储器研究进展	7
1.3 本论文的主要工作	9
参考文献.....	11
第 2 章 Si 基 GeSi 量子点的生长及机理研究.....	14
2.1 Si 纳米图形衬底 GeSi 量子点的制备.....	14
2.2 Si 纳米图形衬底 GeSi 量子点的生长机理	16
2.3 本章小结	21
参考文献.....	22
第 3 章 Si 基 Au 纳米晶的制备及其电荷存储特性的研究.....	25
3.1 不同尺寸 Au 纳米晶的制备	25
3.1.1 纳米晶的制备方法介绍	25
3.1.2 Au 纳米晶的制备及表征.....	26
3.2 不同尺寸 Au 纳米晶电荷存储性能的研究.....	30
3.2.1 不同尺寸 Au 纳米晶浮栅存储器的制备	31
3.2.2 不同尺寸 Au 纳米晶电荷存储特性分析	33
3.3 本章小结	37
参考文献.....	38

第 4 章 氧气退火对 Au 纳米晶浮栅存储器性能的影响	40
4.1 Au 纳米晶浮栅存储器特性的研究	40
4.2 氧气退火处理的 Au 纳米晶浮栅存储器性能分析	46
4.3 本章小结	49
参考文献	51
第 5 章 低功耗 Au 纳米晶浮栅存储器的研究	53
5.1 Al/TaN/HfO ₂ (PDA) /Au NCs/SiO ₂ /Si 纳米晶浮栅存储器	53
5.2 Al/TaN/HfO ₂ /Au NCs/HfO ₂ /Si 纳米晶浮栅存储器	55
5.3 本章小结	59
参考文献	60
第 6 章 总结与展望	62
附录 硕士期间科研成果	64
致 谢	65

Contents

Chapter 1	Introduction	1
1.1	Introduction.....	1
1.2	Progress of nanocrystal floating gate memory.....	2
1.2.1	principle and reliability of nanocrystal floating gate meory	2
1.2.2	Progress of Semiconductor nanocrystal floating gate memory.....	5
1.2.3	Progress of metal nanocrystal floating gate memory.....	7
1.3	Main works of this thesis.....	9
	Reference.....	11
Chapter 2	Growth and characterization of GeSi quantum dots on Si substrate.....	14
2.1	Preparation of GeSi quantum dots on patterned Si substrate ..	14
2.2	Growth mechanism of GeSi quantun on patterned Si substrate	17
2.3	Conclusion	21
	Reference.....	22
Chapter 3	Preparation and charge storage characteristics of Au nanocrystals on Si substrate	25
3.1	Preparation of various size Au nanocrystals on Si substrate .	25
3.2	Charge storage characteristics of Au nanocrystals	30
3.2.1	Fabrication of Au nanocrystal floating gate memory	31
3.2.2	Charge storage characteristics of various size Au nanocrystals.....	33

3.3 Conclusion	37
References	38
Chapter 4 Influence of annealing in O₂ ambient on Au nanocrystal floating gate memory	40
4.1 Characteristics of Au nanocrystal floating gate memory	40
4.2 Characteristics of Au nanocrystal floating gate memory after annealing in O ₂ ambient	46
4.3 Conclusion	49
References	51
Chapter 5 Low-power Au nanocrystal floating gate memory.	53
5.1 Preparation and Characterization of Al/TaN/HfO ₂ /Au NCs /SiO ₂ /Si device	53
5.2 Preparation and Characterization of Al/TaN/HfO ₂ /Au NCs/HfO ₂ /Si device.....	55
5.3 Conclusion	59
References	60
Chapter 6 Summary and future work	62
Appendix Awards and publication list	64
Acknowledgments.....	65

第一章 绪 论

1.1 引言

在微电子学研究中,半导体存储器是一个重要分支领域。半导体存储器起着对信息进行存储与处理的功能,它广泛地应用于各种微电子设备中,尤其是伴随着笔记本、手机、闪存器、平板电脑等便携式电子产品的普及,半导体市场对大容量数据存储的需求日益增加。在当代半导体存储器领域中,非挥发性存储器(NVM)扮演着越来越重要的角色。自1967年贝尔实验室(Bell Lab)的D. Kahng和S. M. Sze提出基于浮栅结构(FG, Floating Gate)的非挥发性半导体存储器以来^[1],浮栅结构的概念就成为了后来四十多年半导体非易失性存储器的发展主线,并被广泛的应用于嵌入式存储器当中。这种结构的器件在成本、存储密度、功耗和热稳定性上都有很大的优势,并且取得了快速的发展,所以很快就取代了先前长期使用的磁存储器。

然而,随着集成电路的发展,MOSFET的特征尺寸不断减少,基于MOS技术的传统浮栅非挥发性存储器尺寸也要相应的减小,为了抑制短沟道效应,隧穿氧化层也要相应减薄。根据2001年世界半导体技术发展规划所列^[2],在工艺水平为90nm,隧穿氧化层厚度为8nm,65nm工艺中为6nm,在45nm工艺中为3nm。对于传统浮栅结构的非挥发性存储器,进一步减少隧穿氧化层,将增大器件的电荷泄漏。Web-Feet 研究公司的非挥发性存储器技术分析家Radu Andrei指出:在工艺水平为90nm时,泄漏的电荷还可以接受;65nm时,将会带来问题;45nm时,我们将不得不同意器件不再工作的观点^[3]。除此之外:随着尺寸减小,浮栅与控制栅之间的耦合系数不断下降,阵列中存储电荷之间的距离越来越小,相邻多晶硅浮栅之间的串扰越来越严重,由此导致逻辑错误。但是,集成电路的发展步伐不会停止,那么半导体存储技术何去何从了?

为了解决传统浮栅结构存储器面临的技术瓶颈,国际工业界和学术界的研究人员开展广泛研究。目前研究主要集中在两个方面:一个方面:缺陷电荷俘获型存储器SONOS($\text{Si}/\text{SiO}_2/\text{Si}_3\text{N}_4/\text{SiO}_2/\text{Si}$),这种器件最早于1967年由A. R Wegener等人提出^[4],但近年来才得到广泛的关注和研究。它与传统浮栅器件的主要区别在于利用一层氮化硅介质层来替代多晶硅浮栅作为电荷存储介质,在氮化硅介质层

中包含可以俘获电子和空穴的缺陷中心, 由于各个缺陷中心彼此隔离, 实现电荷的分离存储。即使超薄隧穿氧化层当中存在缺陷, 也不会导致电荷的全部泄露, 具有较好数据保存特性。近年来人们把目光放在同样具有较多缺陷密度的高k介质上, 如 Al_2O_3 , ZrO_2 , HfO_2 等等材料^[5-6]。人们对此作了广泛的研究, Y. Q. Wang 等人利用 HfO_2 作俘获层, 制备了TAHOS ($\text{TaN}/\text{Al}_2\text{O}_3/\text{High-k}/\text{SiO}_2/\text{Si}$) 器件, 并与TANOS器件进行比较发现: 在相同EOT条件下, HfO_2 具有更大的物理厚度, 能够存储更多的电荷, 获得更大的存储窗口^[7-8]。T. Sugizaki则采用 Al_2O_3 替代 Si_3N_4 制备器件, 结果表明: 采用 Al_2O_3 作为缺陷俘获层, 具有更好的保存特性, 原因在于电子被束缚在 Al_2O_3 的深缺陷能级上, 很难泄露^[6]。此后, 作为对这两种结果的改进和综合, 掺Al的高k介质 HfAlO 被用作俘获层, HfAlO 兼具 HfO_2 和 Al_2O_3 的特性, 可获得较快的编程速度, 同时也保证了器件的保持特性和耐受性^[9]。然而此类器件的局限性在于, 难以制备低编程电压的器件, 为了使其可以在低电压下工作, 隧穿氧化层必须减少到1-2nm的范围。这样薄的隧穿氧化层在经过大量编程循环后, 将产生大量电荷泄露通道。所以在存储器件尺寸持续缩小的背景下, 由于可靠性方面的限制, SONOS在45nm工艺节点以下的应用将受到限制。

另一个方面: 纳米晶浮栅非挥发性存储器, 即采用半导体-金属等等材料制备纳米晶作为电荷存储介质。与传统的半导体存储器相比, 它有很多的优点, 比如, 单位面积小, 集成密度大, 编程电压低, 编程速度快, 低功耗, 与现存硅技术兼容等等优点, 成为了研究热点^[10]。研究者普遍认为在存储器领域内, 纳米晶浮栅非挥发性存储器将取代传统浮栅非挥发性存储器成为主流的Flash产品。下面我们首先介绍纳米晶浮栅非挥发性存储器的工作原理和可靠性, 然后对最近几年半导体纳米晶浮栅存储器和金属纳米晶浮栅存储器研究进展进行简要介绍。

1.2 纳米晶浮栅存储器研究进展

自从S. Tiwari 首次提出采用Si纳米晶作为存储介质的概念后^[11], 纳米晶浮栅存储器作为替代传统浮栅存储器的有力竞争者, 引起了研究者的广泛兴趣。本节介绍纳米晶浮栅存储器的工作原理和可靠性以及半导体纳米晶浮栅存储器, 金属纳米晶浮栅存储器研究进展。

1.2.1 器件工作原理和可靠性

纳米晶浮栅存储器的工作原理包括读出机制, 编程机制, 擦除机制三个方面,

器件可靠性主要包括是器件数据保持能力 (retention), 耐受性 (endurance) 下面将介绍器件工作原理和可靠性的基本概念, 为后面的研究工作打下基础。

1: 读出机制

对于纳米晶浮栅存储器, 其结构如图 1.1 所示, 在 MOSFET 器件的氧化层中植入一层纳米晶颗粒作为浮栅; 浮栅与衬底之间的氧化层称为隧穿氧化层, 浮栅与栅电极之间的氧化层称为控制氧化层。

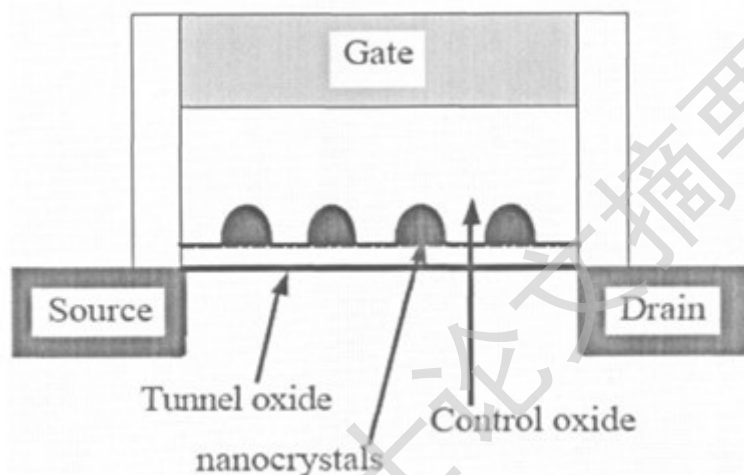


图 1.1 纳米晶浮栅存储器的结构示意图

当器件反型时, 电荷从反型层中通过各种机制注入到纳米晶当中; 当纳米晶中驻留了电子时, 便有附加电场存在, 使器件的阈值电压变高, 这种高阈值电压对应于逻辑状态“0”。当纳米晶中无电子的存储时, 器件阈值电压低, 对应于逻辑态“1”。通过灵敏放大器区分这两种情况下阈值电压差异造成的源漏之间的电流变化, 进而读出逻辑状态, 这就是读出机制。

2: 编程和擦除机制

纳米晶浮栅存储器的电极做适当配置, 电荷从沟道中通过一定的运输机制进入纳米晶, 这个过程就称为编程, 即写“0”过程。相反, 当对电极做适当配置, 使得电荷从纳米晶中释放出来, 回到沟道中, 称为擦除, 即写“1”过程。

在编程/擦除 (P/E) 操作中, 电荷的运输主要有三种机制, 分别是: 直接隧穿, F-N 隧穿以及沟道热电子注入。前面两种隧穿机制是一种电场辅助下的量子隧穿机制, 在这两种机制下, 电荷可以在量子隧穿效应下, 通过薄的隧穿氧化层进入到纳米晶中。对于沟道热电子注入, 指的是沟道中的电子, 在足够大的横向

电场的作用下，得到了很高的速度，接着电子在漏极附近的纵向电场作用下，越过隧穿氧化层的势垒进入纳米晶中。管等人对各种运输机制的优缺点及其应用的总结于表 1^[12]。

表 1 各种 P/E 机制的比较

运输机制	热载流子注入	FN 隧穿	直接隧穿
电场 E/(MV. cm ⁻¹)		>15	10
优点	对隧穿介质损伤很小	低电压	低电压，速度快
缺点	注入不均匀，电压高	隧穿介质损伤大	电荷保持性能差
应用	电荷写入	电荷写入和擦除	电荷写入和擦除

3: 数据保持能力

数据保持能力指的是纳米晶浮栅存储器在掉电情况下保持数据的能力。对器件进行快速的 P/E 操作时，需要有较大的电压和电流加在很薄的隧穿介质层上，这样很容易造成隧穿氧化层质量的退化。由于隧穿氧化层质量的退化，引起存储在纳米晶上的电荷泄漏到衬底的现象，称为数据保持能力的退化。

电荷泄漏机制分两大类：本征的和非本征的；其中电荷泄漏的本征机制包括三种：热电子发射，场致电子发射和电子逃离陷阱。热电子发射指的是当温度升高，电荷能量增加，当具有足够高的能量时，电荷可能穿过纳米晶和氧化层之间的势垒泄漏到衬底，从而导致电荷损失。场致电子发射是电子通过 F-N 隧穿和直接隧穿这两种方式泄漏。电子逃离陷阱：电子从陷阱中逃离引起电荷损失过程。电荷损失的非本征机制主要包括制作过程中所引入的离子污染和氧化硅中的缺陷。

对于纳米晶浮栅存储器，如果制作的工艺水平能达到应用要求；那么器件在数据保持时，纳米晶中电荷泄漏的主要方式是本征损失机制中的场致电子发射；即通过 F-N 或直接隧穿的方式泄漏出去。

4: 耐受性

器件耐受性是指器件达到性能参数表（date sheet）上所规定性能的同时所能经受的最大数据改变次数^[13]。当器件经过多次编擦操作后，器件在编程和擦除状态下的阈值电压会发生改变。器件阈值电压随着编擦次数的增加而改变的这种现象称为器件耐受性的退化。

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to etd@xmu.edu.cn for delivery details.

厦门大学博硕士论文摘要库